

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 06-163983
 (43) Date of publication of application : 10.06.1994

(51) Int. Cl.

H01L 33/00
 H01S 3/18

(21) Application number : 04-294582
 (22) Date of filing : 02.11.1992

(71) Applicant : SHARP CORP
 (72) Inventor : JIEE KEE TOWAINAMU

(54) QUANTUM WELL TYPE LIGHT-EMITTING ELEMENT

(57) Abstract:

PURPOSE: To modulate emission light wavelength by applying a bias voltage across the gate and the collector of a light-emitting element having at least a gate layer, a quantum well type collector layer, and an emitter layer.

CONSTITUTION: An N+-GaAs gate layer 2, an N-AlO.25/GaO.75/As barrier layer 3, a P+-GaAs collector layer 4, an N-AlO.5As emitter layer 5 and an N-GaAs layer 6 are constituted on a GaAs substrate 1. When a bias voltage is applied across an emitter electrode 9 and a collector electrode 8 of a quantum well type light-emitting element, charge carrier is injected from the emitter layer 5 to the quantum well of a collector layer 4. The charge carriers are band recombined in the collector layer 4, and a light of specified wavelength is emitted. When a bias voltage is applied across a gate electrode 7 and the collector electrode 8, the energy level of the quantum well of the collector layer 4 is changed, and the emission light wavelength from the quantum well is modulated.



LEGAL STATUS

[Date of request for examination]

13. 10. 1999

BEST AVAILABLE COPY

<http://www1.ipdl.jpo.go.jp/PA1/result/detail/main/wAAa16829DA406163983P1.htm>

4/24/03

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. *** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The quantum well type light emitting device characterized by having a gate layer, a quantum well type collector layer, and an emitter layer at least, and forming a gate electrode, a collector electrode, and an emitter electrode in the aforementioned gate layer, a collector layer, and an emitter layer, respectively, and forming the barrier layer between the aforementioned gate layer and a collector layer.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]
[Industrial Application] this invention relates to the quantum well type light emitting device constituted from a semiconductor heterostructure by the detail more about a quantum well type light emitting device.

[0002]
[Description of the Prior Art] as the example of the typical light emitting device [former] using the semiconducting crystal -- light emitting diode (Light Emitting Diode: Light Emitting Diode) and laser (Laser) etc. -- it is mentioned. If forward voltage is impressed to semiconductor junction and a minority carrier is poured in, recombination with a majority carrier will happen by the joint, and light emitting diode and laser use the light emitted in that case.

[0003] The conventional light emitting device is shown in drawing 5. The p-aluminum 0.25Ga0.75As layer 32, the p+-GaAs layer 33, the n-aluminum 0.25Ga0.75As layer 34, and the n+-GaAs layer 35 are formed one by one on the p+-GaAs substrate 31 which is a compound semiconductor substrate of half-insulation. And the Au/germanium/nickel electrode 37 is formed in p+-GaAs substrate 31 rear face on the Au/Zn electrode 36 and the n+-GaAs layer 35 as an ohmic electrode, respectively.

[0004] Thus, the formed light emitting device will emit the light of fixed wavelength, if a quantum well is formed in the p+-GaAs layer 33 which is a barrier layer and the voltage of the forward direction is impressed, as shown in drawing 6. Semiconductor light emitting diodes including the above-mentioned light emitting device and the luminescence wavelength of laser are usually the devices of two hardly uncontrollable electrodes except changing change of environmental temperature, or device current level.

[0005] this invention aims at offering the quantum well type light emitting device which can control luminescence wavelength, without changing change of environmental temperature, or device current level.

[0006]

[Means for Solving the Problem] According to this invention, the quantum well type light emitting device by which it has a gate layer, a quantum well type collector layer, and an emitter layer at least, and a gate electrode, a collector electrode, and an emitter electrode are formed in the aforementioned gate layer, a collector layer, and an emitter layer, respectively, and the barrier layer is formed between the aforementioned gate layer and the collector layer is offered. [0007] The gate layer, the collector layer, and the emitter layer are formed at least, and the quantum well type light emitting device of this invention has double hetero structure. These gates layer, a collector layer, and an emitter layer can be formed on compound semiconductor substrates, such as semiconductor substrates usually used as a substrate, such as Si, or GaAs, and InP, for example. Moreover, this substrate itself may form the gate layer etc. In addition, it is desirable in this case to form a gate layer, a collector layer, and an emitter layer on this GaAs substrate, using a GaAs substrate as a compound semiconductor substrate.

[0008] For example, when a GaAs substrate is used, as a gate layer, a collector layer, and an emitter layer, it is desirable to use a GaAs layer, an AlGaAs layer, etc. Moreover, the barrier layer is formed between the gate layer and the collector layer, and a barrier layer has [a gate layer, a collector layer, and an emitter layer] an AlGaAs layer desirable in the case of a GaAs layer, an AlGaAs layer, etc. Between a collector layer and an emitter layer, a buffer coat, the graded layer which has inclination-composition can be formed between these barrier layer and a collector layer. As a gate layer, when the n+-GaAs layer 2 is used n type high impurity concentration as abbreviation 1x10¹⁹-2x10¹⁸cm⁻³ and a barrier layer When an n-aluminum0.25Ga0.75As layer is used, n type high impurity concentration as abbreviation 1x10¹⁶-5x10¹⁷cm⁻³ and a collector layer When a p+-GaAs layer is used and p type high impurity concentration uses an n-aluminum0.5 Ga0.5 As layer as abbreviation 5x10¹⁹-5x10¹⁸cm⁻³ and an emitter layer, as for n type high impurity concentration, abbreviation 1x10¹⁶-5x10¹⁷cm⁻³ are desirable. In this case, although not limited especially as thickness of each gate layer, a barrier layer, a collector layer, and an emitter layer, the thickness with which, as for the thickness of a gate layer, the thickness of about 200-500nm and a collector layer takes out the quantum effect, for example, as for the thickness of about 500-1000nm and a barrier layer, and the thickness which is about 10nm or less and an emitter layer preferably have desirable about 100-200nm about 20nm or less.

[0009] Moreover, in the quantum well type light emitting device of this invention, the ohmic electrode is formed on each class of a gate layer, a collector layer, and an emitter layer. Although it is not limited as an electrode material in this case especially if usually used as an electrode, Au/germanium/nickel, Ti/Pt/Au, and Au/Zn can be used. The ohmic contact to a contact layer can be easily formed, if the ion implantation of the p type impurity is carried out to the field directly under a collector electrode.

[0010] Moreover, since light and current are confined in the barrier layer which is the parasitic capacitance of a device and in which the quantum well of a device was formed, i.e., a collector layer, while decreasing, p type poured into each class of a gate layer, a collector layer, and an emitter layer or an n type impurity can be used.

[0011] In the quantum well type light emitting device which has the above structures, by impressing bias voltage between a gate electrode and a collector electrode, the position of the energy level of a collector layer can be modulated and luminescence wavelength can be controlled. That is, by using the Stark effect, the position of the energy level of the quantum well currently formed in the collector layer is modulated, and luminescence wavelength is controlled. under the present circumstances, the case where the thickness of a collector layer is 20nm or less, for example although the bias voltage impressed between a gate electrode and a collector electrode can be suitably changed with the thickness of the collector layer in which a quantum well is formed, composition, etc. and it is not limited especially -- 0.5-5 -- it impresses about V Luminescence wavelength is controllable by impression of this bias voltage. In addition, if bias voltage impressed between a gate electrode and a collector electrode is enlarged, luminescence wavelength will be short-wavelength-sized, and luminescence wavelength will be formed into long wavelength if bias voltage is made small.

[0012] Moreover, the control method of the luminescence wavelength of the quantum well type light emitting device by this invention is applicable also to an optical-communication system. That is, since information is enciphered to a lightwave signal, it is possible to carry out frequency modulation of the lightwave signal, and to use it.

[0013]

[Function] The quantum well type light emitting device of this invention has a gate layer, a quantum well type collector layer, and an emitter layer at least, and a gate electrode, a collector electrode, and an emitter electrode are formed in the aforementioned gate layer, a collector layer, and an emitter layer, respectively, and the barrier layer is formed between the aforementioned gate layer and the collector layer. That is, the narrow energy-gap semiconductor quantum well layer (collector layer) is formed between two large energy-gap semiconductor layers [in / a multilayer semiconductor heterostructure / in the quantum well type light emitting device of this invention] (an emitter layer and gate layer), and this collector layer is the barrier layer of a device. Therefore, first, bias voltage is impressed to an emitter electrode and a collector electrode, and a charge carrier is poured into the quantum well by which the energy which is a collector layer was quantized from an emitter layer. In a collector layer, a charge carrier changes a radiation band, in order to carry out band recombination. And in a quantum well, the light of predetermined wavelength is emitted through the cleavage plane of a semiconductor layer.

[0014] A gate layer changes the energy level of the quantum well in a collector layer. That is, it is modulating the luminescence wavelength from a quantum well. If bias voltage is impressed between a gate electrode and a collector electrode, electric field occur between a gate layer and a collector layer, electric field will penetrate a collector layer and the configuration of a quantum well will be distorted. Thus, the position of the quantized energy level changes with the impressed gate-collector bias.

[0015]

[Example] The quantum well type light emitting device concerning this invention is explained.

in example 1 -- the composition of a quantum well type light emitting device is first explained based on drawing 1 The GaAs substrate 1 is used as a compound semiconductor substrate of half-insulation. The n+-GaAs gate layer 2, the n-aluminum0.25Ga0.75As barrier layer 3, the p+-GaAs collector layer 4, the n-aluminum0.5 Ga0.5 As emitter layer 5, and the n+-GaAs layer 6 are formed one by one on the GaAs substrate 1. And the emitter electrode 9 formed by Au/germanium/nickel as an ohmic electrode on the gate electrode 7 formed by Au/germanium/nickel on the n+-GaAs gate layer 2, the collector electrode 3 formed by Ti/Pt/Au on the p+-GaAs layer 4, and the n+-GaAs layer 6 is formed, respectively.

[0016] n type high impurity concentration of the n+-GaAs gate layer 2 is abbreviation 5x10¹⁸cm⁻³, for example, the thickness is 500nm. n- n type high impurity concentration of the aluminum0.25Ga0.75As barrier layer 3 is abbreviation 5x10¹⁶cm⁻³, for example, the thickness is 200nm. p type high impurity concentration of the p+-GaAs collector layer 4 is abbreviation 2x10¹⁹cm⁻³, and the thickness is about 5nm. n type high impurity concentration of the n-aluminum0.5 Ga0.5 As emitter layer 5 is abbreviation 5x10¹⁶cm⁻³, and the thickness is about 100nm. n type high impurity concentration of the n+-GaAs layer 6 is abbreviation 5x10¹⁸cm⁻³, and the thickness is 200nm.

[0017] Thus, the energy-band view of the quantum well type light emitting device constituted is shown in drawing 2. In this example, when bias voltage is impressed between the emitter electrode 9 and a collector electrode 8, a charge carrier is poured into the quantum well by which the energy which is a collector layer 4 was quantized from the emitter layer 5. In a collector layer 4, a charge carrier changes a radiation band, in order to carry out band recombination. And in a quantum well, the light of predetermined wavelength is emitted through the cleavage plane of a semiconductor layer. Moreover, if bias voltage is impressed between the gate electrode 7 and a collector electrode 8, the energy level of the quantum well in a collector layer 4 will be changed, and the luminescence wavelength from a quantum well will be modulated.

[0018] The GaAs substrate 11 is used as a compound semiconductor substrate of example 2 half insulation. The n+-GaAs gate layer 12, the n-aluminum0.5 Ga0.5 As barrier layer 13, the p+-GaAs collector layer 14, the p+-AlX Ga1-X As graded layer 15, the n-aluminum0.5 Ga0.5 As emitter layer 16, and the n+-GaAs layer 17 are formed one by one on the GaAs substrate 11. And the emitter electrode 20 formed by Au/germanium/nickel as an ohmic electrode on the gate electrode 18 formed by Au/germanium/nickel on the n+-GaAs gate layer 12, the collector electrode 19 formed by Ti/Pt/Au on the p+-AlX Ga1-X As graded layer 15, and the n+-GaAs layer 17 is formed, respectively.

[0019] n type high impurity concentration of the n+-GaAs gate layer 12 is abbreviation 5x10¹⁸cm⁻³, and n type high impurity concentration of the n-aluminum0.5 Ga0.5 As layer 13 is abbreviation 5x10¹⁶cm⁻³. p type high impurity concentration of the p+-GaAs collector layer 14 is abbreviation 2x10¹⁹cm⁻³, and the thickness is about 5nm. p type high impurity concentration of the p+-AlX Ga1-X As graded layer 15 is abbreviation 2x10¹⁹cm⁻³, and the thickness is 50nm. Moreover, 15 layers of this p+-AlX Ga1-X As graded layer are located between a collector layer 14 and the emitter layer 16, it applies to a collector layer 14 and X is changing from the emitter layer 16 side to 0.20 in inclination from 0.25. This graded layer 15 prevents the reunion of charge carriers other than the barrier layer which is a collector layer 14 by functioning as a part of collector layer 14, decreasing resistance of a collector layer 14, and making it easy that a charge carrier is poured into the quantum well which is a collector layer 14. n type high impurity concentration of the n-aluminum0.5 Ga0.5 As emitter layer 16 is abbreviation 5x10¹⁶cm⁻³, and the thickness is about 10nm. n type high impurity concentration of the n+-GaAs layer 17 is abbreviation 5x10¹⁸cm⁻³.

[0020] Thus, the energy-band view of the quantum well type light emitting device constituted is shown in drawing 4. Also in this example, if bias voltage is impressed between the gate electrode 18 and a collector electrode 19, the energy level of the quantum well in a collector layer 14 will be changed, and the

uminescence wavelength from a quantum well will be modulated.

0021]

Effect of the Invention] According to the quantum well type light emitting device concerning this invention, it has a gate layer, a quantum well type collector layer, and an emitter layer at least. Since a gate electrode, a collector electrode, and an emitter electrode are formed in the aforementioned gate layer, a collector layer, and an emitter layer, respectively and the barrier layer is formed between the aforementioned gate layer and the collector layer. By impressing bias voltage between a gate layer and a collector layer, by the Stark effect, the energy level of the quantum well which is a collector layer can be changed, and the luminescence wavelength from a quantum well can be modulated.

0022] Moreover, since collector-emitter voltage is fixable even if it modulates luminescence wavelength, an emitter current becomes fixed and the high operating speed of it becomes possible. Furthermore, between gate-collectors, since it impresses any [a reverse bias or] of a low forward bias they are, a gate current can realize the low input signal current and high operating speed by carrying out frequency modulation of the lightwave signal by the Stark effect, when it becomes very small and this quantum well type light emitting device is used for an optical-communication system.

Translation done.]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-163983

(43)公開日 平成6年(1994)6月10日

(51)Int.Cl.⁵

H 0 1 L 33/00

H 0 1 S 3/18

識別記号

庁内整理番号

A 7376-4M

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平4-294582

(22)出願日 平成4年(1992)11月2日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 ジェー. ケー. トワイナム

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

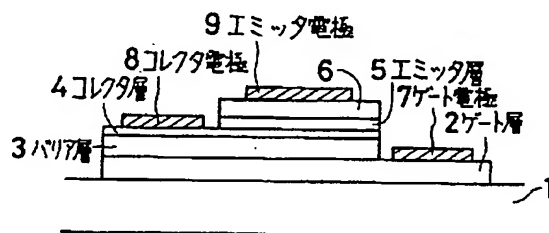
(74)代理人 弁理士 野河 信太郎

(54)【発明の名称】 量子井戸型発光素子

(57)【要約】

【構成】 少なくともゲート層、量子井戸型コレクタ層及びエミッタ層を有し、前記ゲート層、コレクタ層及びエミッタ層にそれぞれゲート電極、コレクタ電極及びエミッタ電極が形成され、かつ前記ゲート層とコレクタ層との間にバリア層が形成されている量子井戸型発光素子。

【効果】 ゲートーコレクタ間にバイアス電圧を印加することによって、コレクタ層である量子井戸のエネルギー準位を変化させ、量子井戸からの発光波長を変調させることができる。また、発光波長を変調させても、コレクターエミッタ電圧を固定することができるので、エミッタ電流は一定となり、高操作速度が可能となる。さらに、ゲートーコレクタ間には、バイアス電圧を印加するので、ゲート電流は非常に小さくなり、この量子井戸型発光素子を光通信系に用いた場合には、低いインプット信号電流及び高操作速度を実現することができる。



【特許請求の範囲】

【請求項1】 少なくともゲート層、量子井戸型コレクタ層及びエミッタ層を有し、前記ゲート層、コレクタ層及びエミッタ層にそれぞれゲート電極、コレクタ電極及びエミッタ電極が形成され、かつ前記ゲート層とコレクタ層との間にバリア層が形成されていることを特徴とする量子井戸型発光素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は量子井戸型発光素子に関する。より詳細には半導体ヘテロ構造で構成されている量子井戸型発光素子に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】 従来より、半導体結晶を用いた代表的な発光素子の例として、発光ダイオード(Light Emitting Diode:LED)及びレーザ(Laser)等が挙げられる。発光ダイオード及びレーザは、半導体接合に順方向電圧を印加し、少数キャリアを注入すると接合部で多数キャリアとの再結合が起こり、その際に放出される光を利用するものである。

【0003】 図5に従来の発光素子を示す。半絶縁性の化合物半導体基板である $p^+ - GaAs$ 基板31上に $p - Al_{0.25}Ga_{0.75}As$ 層32、 $p^+ - GaAs$ 層33、 $n - Al_{0.25}Ga_{0.75}As$ 層34及び $n^+ - GaAs$ 層35が順次形成されている。そして、オーミック電極として、 $p^+ - GaAs$ 基板31裏面に Au/Zn 電極36、 $n^+ - GaAs$ 層35上に $Au/Ge/Ni$ 電極37がそれぞれ形成されている。

【0004】 このように形成された発光素子は、図6に示したように、活性層である $p^+ - GaAs$ 層33に量子井戸が形成され、順方向の電圧を印加すると一定波長の光を放出する。上記の発光素子をはじめとする半導体発光ダイオード及びレーザの発光波長は、通常、環境温度の変化あるいはデバイス電流レベルを変化させる以外は、ほとんど制御することができない2電極のデバイスである。

【0005】 本発明は、環境温度の変化あるいはデバイス電流レベルを変化させることなく発光波長を制御することができる量子井戸型発光素子を提供することを目的としている。

【0006】

【課題を解決するための手段】 本発明によれば、少なくともゲート層、量子井戸型コレクタ層及びエミッタ層を有し、前記ゲート層、コレクタ層及びエミッタ層にそれぞれゲート電極、コレクタ電極及びエミッタ電極が形成され、かつ前記ゲート層とコレクタ層との間にバリア層が形成されている量子井戸型発光素子が提供される。

【0007】 本発明の量子井戸型発光素子は、少なくともゲート層、コレクタ層及びエミッタ層が形成されており、ダブルヘテロ構造を有している。これらゲート層、

コレクタ層及びエミッタ層は、例えば、通常基板として用いられるSi等の半導体基板、又はGaAs、InP等の化合物半導体基板上に形成することができる。また、この基板自身がゲート層等を形成していてもよい。なお、この際、化合物半導体基板としてGaAs基板を用い、このGaAs基板上にゲート層、コレクタ層及びエミッタ層を形成することが好ましい。

【0008】 例えば、GaAs基板を用いた場合には、ゲート層、コレクタ層及びエミッタ層としては、GaAs層、AlGaAs層等を用いることが好ましい。また、ゲート層とコレクタ層との間にはバリア層が形成されており、ゲート層、コレクタ層及びエミッタ層がGaAs層、AlGaAs層等の場合には、バリア層はAlGaAs層が好ましい。これらバリア層とコレクタ層との間、コレクタ層とエミッタ層との間には緩衝層、傾斜的な組成を有するグレイデッド層等を形成することができる。ゲート層として、例えば $n^+ - GaAs$ 層2を用いた場合には、 n 型不純物濃度は約 $1 \times 10^{19} \sim 2 \times 10^{18} cm^{-3}$ 、バリア層として $n - Al_{0.25}Ga_{0.75}As$ 層を用いた場合には n 型不純物濃度は約 $1 \times 10^{16} \sim 5 \times 10^{17} cm^{-3}$ 、コレクタ層として $p^+ - GaAs$ 層を用いた場合には p 型不純物濃度は約 $5 \times 10^{19} \sim 5 \times 10^{18} cm^{-3}$ 、エミッタ層として $n - Al_{0.5}Ga_{0.5}As$ 層を用いた場合には n 型不純物濃度は約 $1 \times 10^{16} \sim 5 \times 10^{17} cm^{-3}$ が好ましい。その場合、各ゲート層、バリア層、コレクタ層及びエミッタ層の膜厚としては特に限定されるものではないが、例えば、ゲート層の膜厚は約500～1000nm、バリア層の膜厚は約200～500nm、コレクタ層の膜厚は量子効果を出すだけの膜厚、約20nm以下、好ましくは約10nm以下、エミッタ層の膜厚は約100～200nmが好ましい。

【0009】 また、本発明の量子井戸型発光素子において、ゲート層、コレクタ層及びエミッタ層の各層上にはオーミック電極が形成されている。この際の電極材料としては、通常電極として用いられるものであれば特に限定されるものではないが、 $Au/Ge/Ni$ 、 $Ti/Pt/Au$ 、 Au/Zn を用いることができる。コンタクト層へのオーミックコンタクトは、コレクタ電極直下の領域に p 型不純物がイオン注入されていれば容易に形成することができる。

【0010】 また、ゲート層、コレクタ層及びエミッタ層の各層に注入されている p 型又は n 型の不純物はデバイスの寄生容量の減少するとともに、デバイスの量子井戸が形成された活性層、つまり、コレクタ層に光及び電流を閉じ込めるために利用することができる。

【0011】 上記のような構造を有する量子井戸型発光素子において、ゲート電極とコレクタ電極との間にバイアス電圧を印加することによって、コレクタ層のエネルギー準位の位置を変調させて発光波長を制御することができる。つまり、シュタルク効果を利用することによ

り、コレクタ層に形成されている量子井戸のエネルギー準位の位置を变調させて発光波長を制御するものである。この際、ゲート電極とコレクタ電極との間に印加するバイアス電圧は、量子井戸が形成されるコレクタ層の膜厚、組成等により適宜変化させることができ、特に限定されるものではないが、例えば、コレクタ層の膜厚が20nm以下の場合、0.5~5V程度印加する。このバイアス電圧の印加により、発光波長を制御することができる。なお、ゲート電極とコレクタ電極との間に印加するバイアス電圧を大きくすれば、発光波長は短波長化し、バイアス電圧を小さくすれば、発光波長は長波長化する。

【0012】また、本発明による量子井戸型発光素子の発光波長の制御方法は、光通信系にも応用することができる。つまり、情報を光信号に暗号化するため、光信号を周波数変調して用いることが可能である。

【0013】

【作用】本発明の量子井戸型発光素子は、少なくともゲート層、量子井戸型コレクタ層及びエミッタ層を有し、前記ゲート層、コレクタ層及びエミッタ層にそれぞれゲート電極、コレクタ電極及びエミッタ電極が形成され、かつ前記ゲート層とコレクタ層との間にバリア層が形成されている。つまり、本発明の量子井戸型発光素子は、多層半導体ヘテロ構造における2つの広いエネルギーギャップ半導体層（エミッタ層及びゲート層）の間に、狭いエネルギーギャップ半導体量子井戸層（コレクタ層）が形成されており、このコレクタ層がデバイスの活性層となっている。従って、まず、バイアス電圧がエミッタ電極とコレクタ電極に印加され、電荷キャリアがエミッタ層から、コレクタ層であるエネルギーが量子化された量子井戸に注入される。電荷キャリアはコレクタ層において、バンド再結合するために放射バンドを変遷する。そして、量子井戸において、半導体層の劈開面を通して所定の波長の光を放射する。

【0014】ゲート層はコレクタ層における量子井戸のエネルギー準位を変化させる。つまり、量子井戸からの発光波長を変調させることである。バイアス電圧がゲート電極とコレクタ電極との間に印加されると、ゲート層とコレクタ層との間に電界が発生して、電界はコレクタ層を貫通し、量子井戸の形状が歪む。このように、量子化されたエネルギー準位の位置が、印加されたゲートコレクタバイアスによって変化する。

【0015】

【実施例】本発明に係る量子井戸型発光素子を説明する。

実施例1

まず、量子井戸型発光素子の構成を図1に基づいて説明する。半絶縁性の化合物半導体基板としてGaAs基板1を用いる。GaAs基板1上に n^+ -GaAsゲート層2、 n -Al_{0.25}Ga_{0.75}Asバリア層3、 p^+ -G

aAsコレクタ層4、 n -Al_{0.5}Ga_{0.5}Asエミッタ層5及び n^+ -GaAs層6が順次形成されている。そして、オーミック電極として、 n^+ -GaAsゲート層2上にAu/Ge/Niで形成されたゲート電極7、 p^+ -GaAs層4上にTi/Pt/Auで形成されたコレクタ電極8及び n^+ -GaAs層6上にAu/Ge/Niで形成されたエミッタ電極9がそれぞれ形成されている。

【0016】 n^+ -GaAsゲート層2の n 型不純物濃度は約 $5 \times 10^{18} \text{cm}^{-3}$ であり、例えば、その膜厚は500nmである。 n -Al_{0.25}Ga_{0.75}Asバリア層3の n 型不純物濃度は約 $5 \times 10^{16} \text{cm}^{-3}$ であり、例えば、その膜厚は200nmである。 p^+ -GaAsコレクタ層4の p 型不純物濃度は約 $2 \times 10^{19} \text{cm}^{-3}$ 、その膜厚は約5nmである。 n -Al_{0.5}Ga_{0.5}Asエミッタ層5の n 型不純物濃度は約 $5 \times 10^{16} \text{cm}^{-3}$ 、その膜厚は約100nmである。 n^+ -GaAs層6の n 型不純物濃度は約 $5 \times 10^{18} \text{cm}^{-3}$ であり、その膜厚は200nmである。

【0017】このように構成される量子井戸型発光素子のエネルギーバンド図を図2に示す。この実施例において、バイアス電圧がエミッタ電極9とコレクタ電極8との間に印加されると、電荷キャリアがエミッタ層5から、コレクタ層4であるエネルギーが量子化された量子井戸に注入される。電荷キャリアはコレクタ層4において、バンド再結合するために放射バンドを変遷する。そして、量子井戸において、半導体層の劈開面を通して所定の波長の光を放射する。また、ゲート電極7とコレクタ電極8との間にバイアス電圧が印加されると、コレクタ層4における量子井戸のエネルギー準位を変化させ、量子井戸からの発光波長を変調させる。

【0018】実施例2

半絶縁性の化合物半導体基板としてGaAs基板11を用いる。GaAs基板11上に n^+ -GaAsゲート層12、 n -Al_{0.5}Ga_{0.5}Asバリア層13、 p^+ -GaAsコレクタ層14、 p^+ -Al_xGa_{1-x}Asグレイデッド層15、 n -Al_{0.5}Ga_{0.5}Asエミッタ層16及び n^+ -GaAs層17が順次形成されている。そして、オーミック電極として、 n^+ -GaAsゲート層12上にAu/Ge/Niで形成されたゲート電極18、 p^+ -Al_xGa_{1-x}Asグレイデッド層15上にTi/Pt/Auで形成されたコレクタ電極19及び n^+ -GaAs層17上にAu/Ge/Niで形成されたエミッタ電極20がそれぞれ形成されている。

【0019】 n^+ -GaAsゲート層12の n 型不純物濃度は約 $5 \times 10^{18} \text{cm}^{-3}$ であり、 n -Al_{0.5}Ga_{0.5}As層13の n 型不純物濃度は約 $5 \times 10^{16} \text{cm}^{-3}$ である。 p^+ -GaAsコレクタ層14の p 型不純物濃度は約 $2 \times 10^{19} \text{cm}^{-3}$ 、その膜厚は約5nmである。 p^+ -Al_xGa_{1-x}Asグレイデッド層15の p 型不純物濃

5

度は約 $2 \times 10^{19} \text{cm}^{-3}$ であり、その膜厚は50nmである。また、この $\text{p}^+ - \text{Al}_x \text{Ga}_{1-x} \text{As}$ グレイデッド層15層はコレクタ層14とエミッタ層16との間に位置し、エミッタ層16側からコレクタ層14にかけて、 x が0.25から0.20に傾斜的に変化している。このグレイデッド層15はコレクタ層14の一部として機能し、コレクタ層14の抵抗を減少し、電荷キャリアがコレクタ層14である量子井戸に注入されるのを容易にすることによって、コレクタ層14である活性層以外での電荷キャリアの再結合を防止する。 $\text{n} - \text{Al}_{0.5} \text{Ga}_{0.5} \text{As}$ エミッタ層16の n 型不純物濃度は約 $5 \times 10^{16} \text{cm}^{-3}$ 、その膜厚は約10nmである。 $\text{n}^+ - \text{GaAs}$ 層17の n 型不純物濃度は約 $5 \times 10^{18} \text{cm}^{-3}$ である。

【0020】このように構成される量子井戸型発光素子のエネルギーバンド図を図4に示す。この実施例においても、ゲート電極18とコレクタ電極19との間にバイアス電圧が印加されると、コレクタ層14における量子井戸のエネルギー準位を変化させ、量子井戸からの発光波長を変調させる。

【0021】

【発明の効果】本発明に係る量子井戸型発光素子によれば、少なくともゲート層、量子井戸型コレクタ層及びエミッタ層を有し、前記ゲート層、コレクタ層及びエミッタ層にそれぞれゲート電極、コレクタ電極及びエミッタ電極が形成され、かつ前記ゲート層とコレクタ層との間にバリア層が形成されているので、ゲート層とコレクタ層との間にバイアス電圧を印加することにより、シュタルク効果によって、コレクタ層である量子井戸のエネルギー準位を変化させ、量子井戸からの発光波長を変調させることができる。

【0022】また、発光波長を変調させても、コレクタ

6

ーエミッタ電圧を固定することができるので、エミッタ電流は一定となり、高操作速度が可能となる。さらに、ゲートーコレクタ間には、逆方向バイアス又は低順方向バイアスのいずれかを印加するので、ゲート電流は非常に小さくなり、この量子井戸型発光素子を光通信系に用いた場合には、シュタルク効果によって、光信号を周波数変調することによって、低いインプット信号電流及び高操作速度を実現することができる。

【図面の簡単な説明】

10 【図1】本発明に係る量子井戸型発光素子の発光波長の制御方法で用いる量子井戸型発光素子を示す要部の概略断面図である。

【図2】図1における量子井戸型発光素子のエネルギーバンド図である。

【図3】本発明に係る量子井戸型発光素子の発光波長の制御方法で用いる別の量子井戸型発光素子を示す要部の概略断面図である。

【図4】図3における量子井戸型発光素子のエネルギーバンド図である。ある。

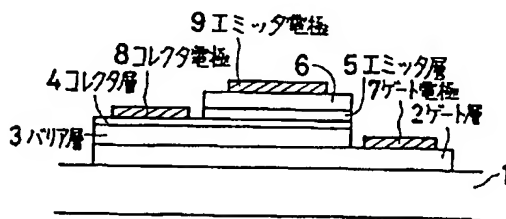
20 【図5】従来の量子井戸型発光素子を示す要部の概略断面図である。

【図6】図5における量子井戸型発光素子のエネルギーバンド図である。

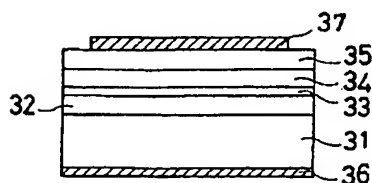
【符号の説明】

- 2、12 ゲート層
- 3、13 バリア層
- 4、14 コレクタ層
- 5、16 エミッタ層
- 7、18 ゲート電極
- 30 8、19 コレクタ電極
- 9、20 エミッタ電極

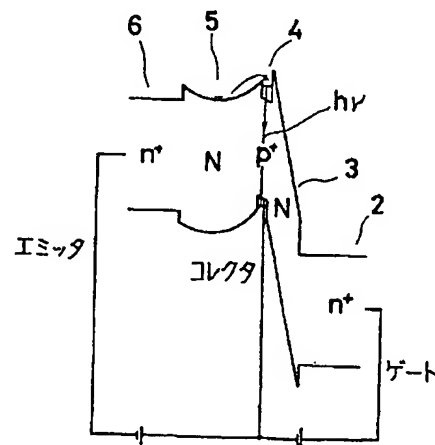
【図1】



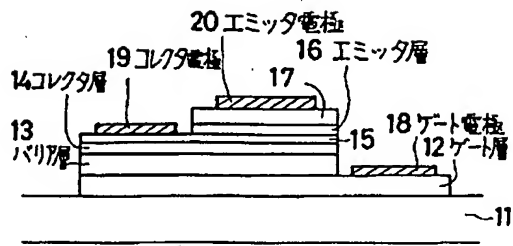
【図5】



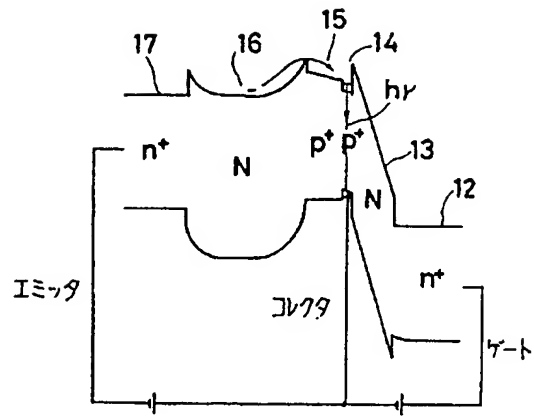
【図2】



【図3】



【図4】



【図6】

